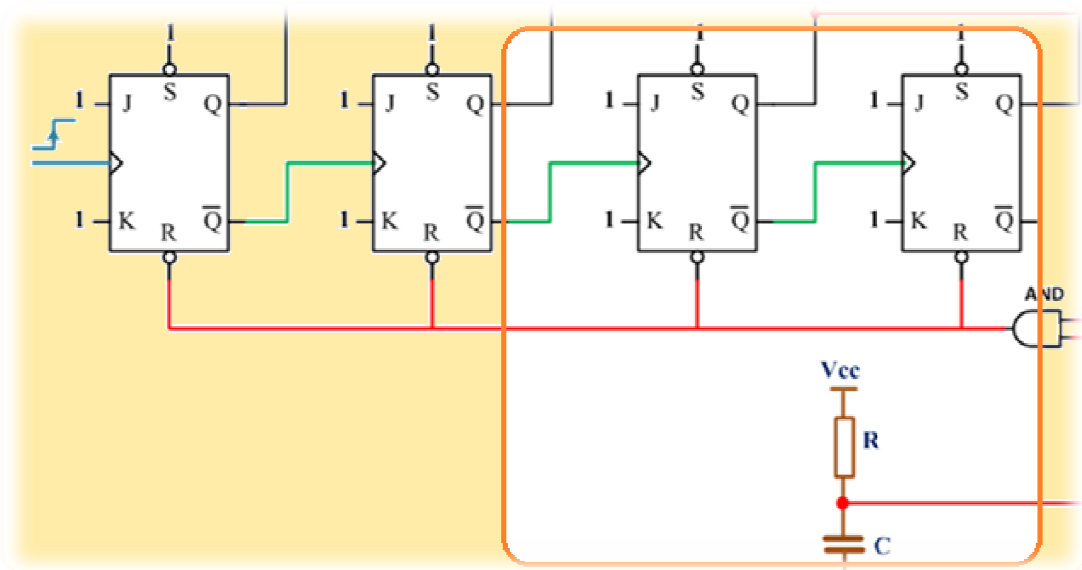
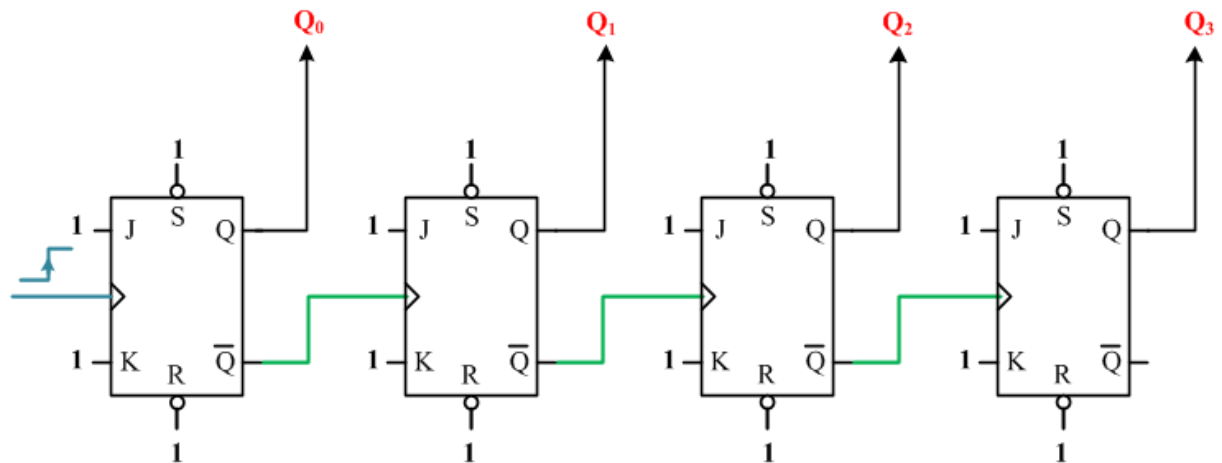
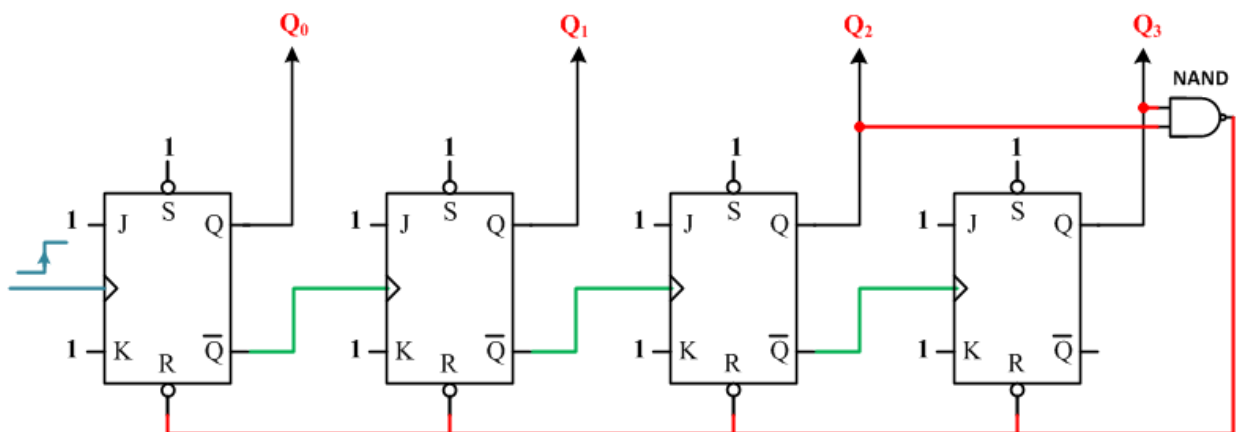


Corrigé du TD2

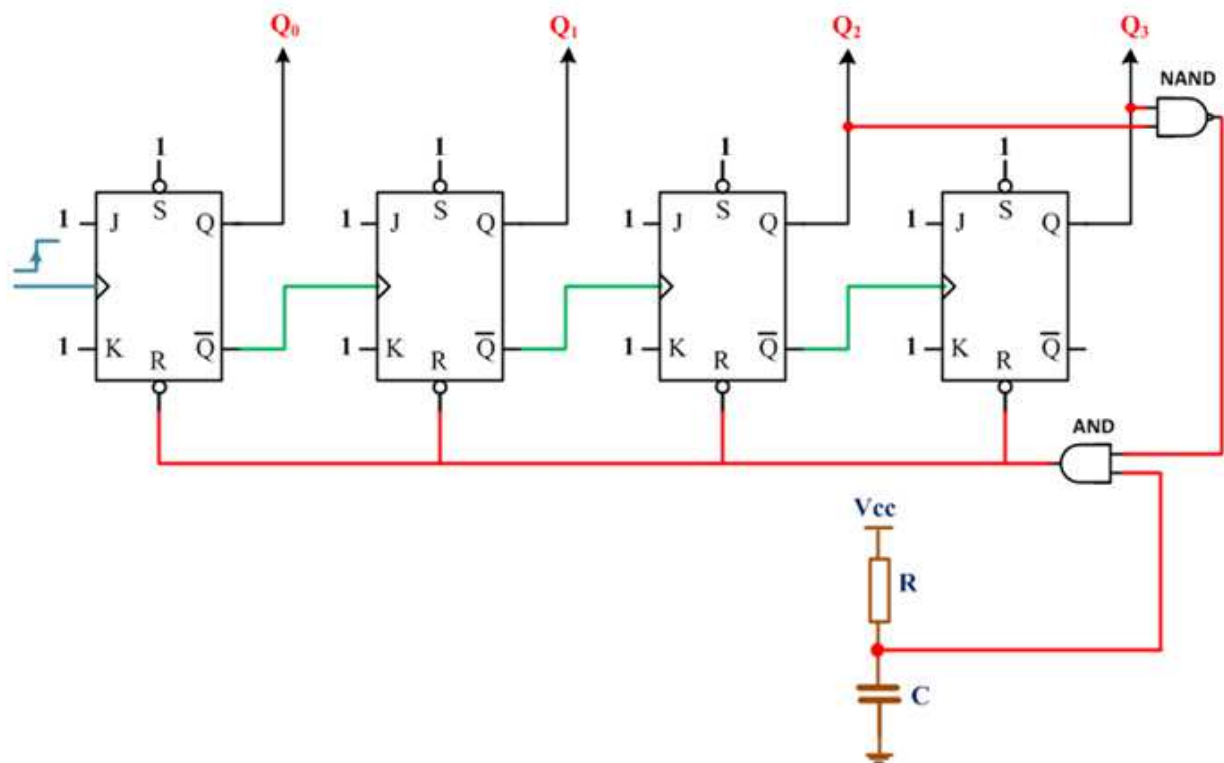


Exercice N°1**1. Compteur modulo 16****2. Compteur modulo 12**

Le compteur modulo 12 compte de 0 à 11. La remise à zéro s'effectue par la valeur 12 soit la combinaison 1100 puisque : $12_{10} = 1100_2$



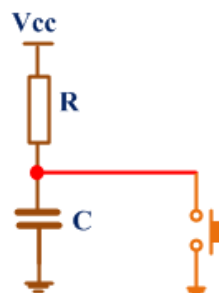
3. Remise à zéro automatique



A la mise du circuit sous tension, le condensateur est déchargé et la tension à ses bornes est nulle ce qui provoque la remise à zéro des quatre bascules. Après quelques instants il se charge à travers la résistance R et la tension entre ses bornes devient non nulle d'où le compteur peut démarrer et sa remise à zéro s'effectue cycliquement lorsqu'il arrive à 12.

4. Remise à zéro manuelle

On ajoute un bouton poussoir en parallèle avec le condensateur comme le montre la figure ci-dessous. Le reste du circuit est identique au précédent.



Exercice N°2**Compteur synchrone modulo 10 à base de bascules D**

- Table de comptage

	Avant l'impulsion d'horloge (état n)				Après l'impulsion d'horloge (état n+1)				Transitions				Etas des entrées (état n)			
	Q ₃	Q ₂	Q ₁	Q ₀	Q ₃	Q ₂	Q ₁	Q ₀	Q ₃	Q ₂	Q ₁	Q ₀	D ₃	D ₂	D ₁	D ₀
0	0	0	0	0	0	0	0	1	μ_0	μ_0	μ_0	ϵ	0	0	0	1
1	0	0	0	1	0	0	1	0	μ_0	μ_0	ϵ	δ	0	0	1	0
2	0	0	1	0	0	0	1	1	μ_0	μ_0	μ_1	ϵ	0	0	1	1
3	0	0	1	1	0	1	0	0	μ_0	ϵ	δ	δ	0	1	0	0
4	0	1	0	0	0	1	0	1	μ_0	μ_1	μ_0	ϵ	0	1	0	1
5	0	1	0	1	0	1	1	0	μ_0	μ_1	ϵ	δ	0	1	1	0
6	0	1	1	0	0	1	1	1	μ_0	μ_1	μ_1	ϵ	0	1	1	1
7	0	1	1	1	1	0	0	0	ϵ	δ	δ	δ	1	0	0	0
8	1	0	0	0	1	0	0	1	μ_1	μ_0	μ_0	ϵ	1	0	0	1
9	1	0	0	1	0	0	0	0	δ	μ_0	μ_0	δ	0	0	0	0

- Equations logiques des entrées

Q ₃ Q ₂		Q ₁ Q ₀			
		00	01	11	10
00	00	0	1	0	1
01	01	0	1	0	1
11	11	-	-	-	-
10	10	0	0	-	-

D₁

$$D_1 = \bar{Q}_3 \bar{Q}_1 Q_0 + \bar{Q}_3 Q_1 \bar{Q}_0$$

$$D_1 = \bar{Q}_3 (Q_1 \oplus Q_0)$$

Q ₃ Q ₂		Q ₁ Q ₀			
		00	01	11	10
00	00	1	0	0	1
01	01	1	0	0	1
11	11	-	-	-	-
10	10	1	0	-	-

D₀

$$D_0 = \bar{Q}_0$$

Q ₃ Q ₂ \ Q ₁ Q ₀		Q ₁ Q ₀			
		00	01	11	10
Q ₃ Q ₂	00	0	0	0	0
	01	0	0	1	0
	11	-	-	-	-
	10	1	0	-	-

D₃

$$D_3 = Q_3 \bar{Q}_0 + Q_2 Q_1 Q_0$$

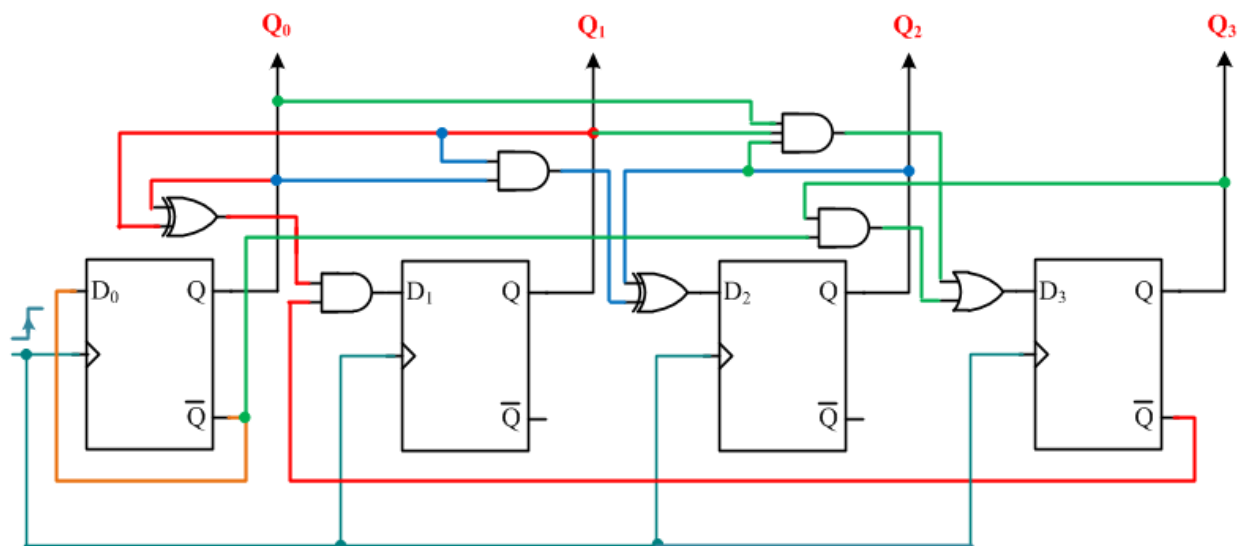
Q ₃ Q ₂ \ Q ₁ Q ₀		Q ₁ Q ₀			
		00	01	11	10
Q ₃ Q ₂	00	0	0	1	0
	01	1	1	0	1
	11	-	-	-	-
	10	0	0	-	-

D₂

$$D_2 = Q_2 \bar{Q}_1 + Q_2 \bar{Q}_0 + \bar{Q}_2 Q_1 Q_0$$

$$D_2 = Q_2 \oplus Q_1 Q_0$$

- Logigramme



Exercice N°3

- Il s'agit donc d'un circuit synchrone car les entrées d'horloge de toutes les bascules sont reliées au même signal.
- On détermine au début les équations logiques des différentes entrées (J_i, K_i).

$$J_0 = \bar{Q}_1 + \bar{Q}_2$$

$$K_0 = 1$$

$$J_1 = Q_0$$

$$K_1 = Q_0 + Q_2$$

$$J_2 = Q_0 Q_1$$

$$K_2 = Q_1$$

- Puis on établit la table de vérité décrivant le fonctionnement de ce circuit en supposant que l'état initial est ($Q_2 Q_1 Q_0 = 0 0 0$).

Etat(n)									Etat(n+1)		
Q_2	Q_1	Q_0	J_2	K_2	J_1	K_1	J_0	K_0	Q_2	Q_1	Q_0
0	0	0	0	0	0	0	1	1	0	0	1
0	0	1	0	0	1	1	1	1	0	1	0
0	1	0	0	1	0	0	1	1	0	1	1
0	1	1	1	1	1	1	1	1	1	0	0
1	0	0	0	0	0	1	1	1	1	0	1
1	0	1	0	0	1	1	1	1	1	1	0
1	1	0	0	1	0	1	0	1	0	0	0

Donc le circuit donné représente un compteur synchrone modulo 7 (car il compte de 0 à 6).

Exercice N°4

Le circuit 74192 est un compteur/décompteur décimal programmable qui comprend :

- 4 entrées de données (**A, B, C, D**) qui permettent de fixer la valeur à partir de laquelle commence le comptage ou le décomptage.
- Une entrée **LOAD** active au niveau bas qui permet la donnée sur 4 bits présente sur les entrées A, B, C, D vers les sorties (chargement).
- Une entrée **CLR** active au niveau haut permettant la remise à zéro des sorties.
- Deux entrées d'horloge à front montant, l'une **UP** pour le comptage et l'autre **DOWN** pour le décomptage.
- 4 sorties de données **O_A, O_B, O_C, O_D**.
- Une sortie **\overline{CO}** qui génère une impulsion négative à la fin du comptage (passage de 9 à 0).
- Une sortie **\overline{BO}** qui génère une impulsion négative à la fin du décomptage (passage de 0 à 9).