

# CHAPITRE II :

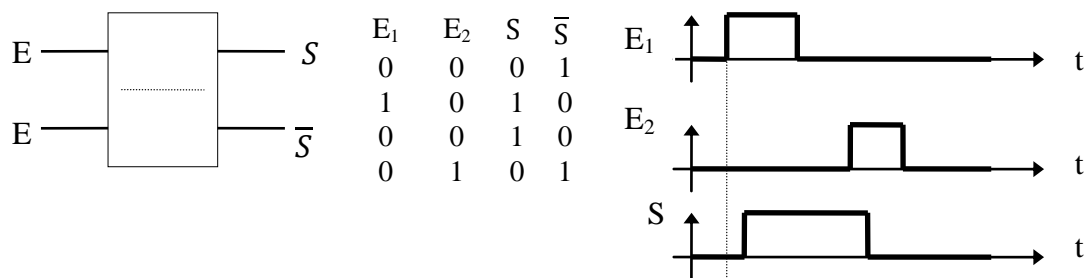
## SYSTEMES SEQUENTIELS : LES BASCULES

### I. Fonction mémoire élémentaire

#### 1. Introduction

Un interrupteur, qui commande l'allumage et l'extinction d'une lampe électrique est une mémoire mécanique. L'information est conservée après la disparition de la pression du doigt. On peut remplacer la pression du doigt par l'apparition d'une tension aux bornes d'une bobine qui agira sur un contact à accrochage. Des composants statiques, sont utilisés pour mémoriser des informations en technologie électronique.

Quelle que soit la technologie utilisée électrique, pneumatique ou électronique la fonction mémoire est matérialisée par une ou deux entrées complémentaires et par une ou deux sorties complémentaires.



↳ Remarques : Toutes les fonctions logiques créent un retard qui est généralement faible.

#### 2. Mémoire monostable

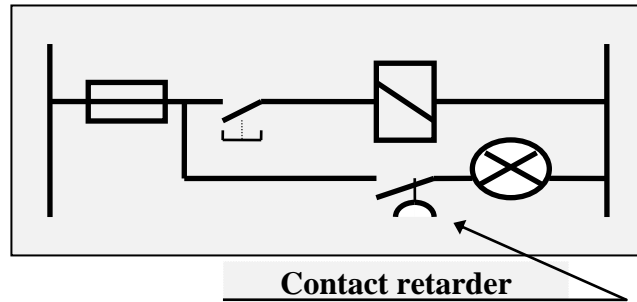
##### a. Définition

Une mémoire monostable est une mémoire qui possède un seul état stable.

##### a. Exemples

- Electrique: (Minuterie à balancier)

Une impulsion sur un bouton poussoir excite une bobine qui attire un balancier, celui-ci ferme un contact qui s'ouvre à la fin des oscillations.



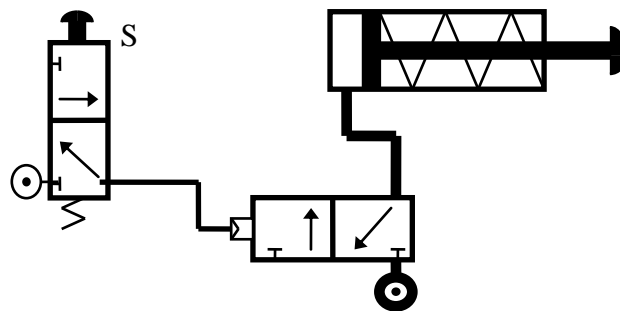
*Figure1: Exemple électrique*

- Electronique : (Minuterie électronique)

Une impulsion sur un bouton poussoir active un circuit intégré qui se désactive de lui-même après un certain temps pré réglé par l'utilisateur.

- Exemple pneumatique : (Commande d'un vérin simple effet)

La sortie de la tige d'un vérin simple effet se produit à la suite d'une impulsion sur un bouton poussoir S; le retour s'effectue après relâchement.



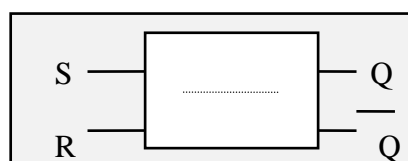
*Figure2: Exemple pneumatique*

### 3. Mémoire bistable

La mémoire bistable est une mémoire qui présente deux états stables, elle peut être :

- Electrique tel que la fonction mémoire (marche - arrêt) commandée par une bobine.
- Pneumatique tel que le distributeur 5/2 qui commande un vérin à double effet.
- Electronique tel que la bascule RS avec :
  - S entrées d'enclenchement (Set) ou mise à 1.
  - R entrées de déclenchement (Reset) ou mise à 0.

Cette mémoire possède deux sorties complémentaires Q et  $\bar{Q}$ .



❖ Exemple d'utilisation:

Si nous désirons commander un système logique à l'aide d'un interrupteur, un défaut important apparaît: Le rebond.

Pour supprimer ce défaut (rebond), on réalise le montage suivant à l'aide de bascule RS à arrêt prioritaire.

## II. Définition

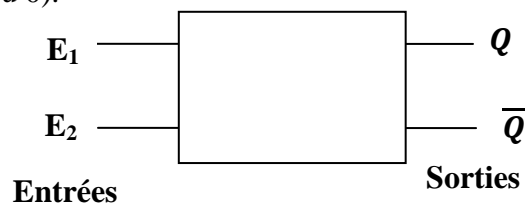
Un système est dit séquentiel si son comportement dépend non pas simplement de la combinaison appliquée au niveau de ses entrées mais aussi de son état antérieur. Un système est un système doué de mémoire. Sa conception demande la connaissance, en plus des variables primaires d'entrée (donné par le cahier des charges), d'autres variables dites secondaires et qui sont responsable de rappeler le système de son état présent.

## III. Bascules asynchrones

### 1. Définition

Les bascules sont des mémoires bistables (deux états logiques). Le passage d'un état à un autre est ordonné par un ou deux signaux de commande. Les bascules sont aussi des mémoires élémentaires.

- Une bascule possède deux états de fonctionnement :  $Q = 0 \Rightarrow \bar{Q} = 1$  et  $Q = 1 \Rightarrow \bar{Q} = 0$ .
- On dit qu'une bascule est au niveau Haut (état 1 noté H ou 1) ou au niveau bas (État 0 noté L ou 0).



Par convention on utilise souvent une logique dite "positive" où l'on considère que la bascule est à l'état 1 quand  $Q$  est elle-même dans cet état.

**Remarque:**

- ✓ Quand on parle de la sortie, sans préciser de laquelle il s'agit, c'est la sortie  $Q$  qu'il convient de considérer
- ✓ On distingue 4 grands types de bascules: **RS**, **D**, **T** et **JK**.

### 2. Bascules RS

Le terme de bascule RS vient des lettres employées pour désigner les deux entrées de la bascule, ces lettres correspondant aux abréviations respectives de Reset et Set qui signifie mettre la sortie  $Q$  à 0 et à 1. Une telle bascule est également qualifiée de bistable car elle présente deux états stables. En résumé (et en logique positive):

si  $S=1$  et  $R=0$  alors  $Q=1$

si  $S=0$  et  $R=1$  alors  $Q=0$

### a. Logigramme

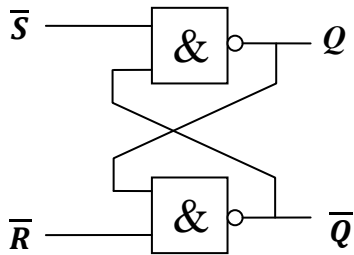


Figure 3.a: RS à l'aide des portes NAND

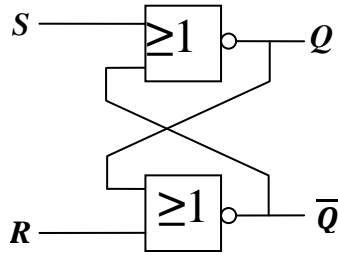


Figure 3.b: RS à l'aide des portes NOR

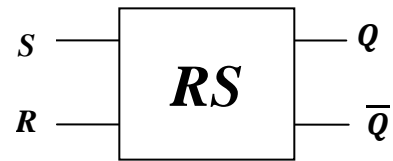


Figure 3.c: Symbole bascule RS

### b. Table de vérité

R	S	$Q_n$	$Q_{n+1}$	$\overline{Q_{n+1}}$	Description
0	0	0	0	1	Etat précédent
0	0	1	1	0	Etat précédent
0	1	0	1	0	Enclenchement
0	1	1	1	0	Maintient à 1
1	0	0	0	1	Maintient à 0
1	0	1	0	1	Déclenchement
1	1	0	$\phi$	$\phi$	Indéterminé
1	1	1	$\phi$	$\phi$	Indéterminé

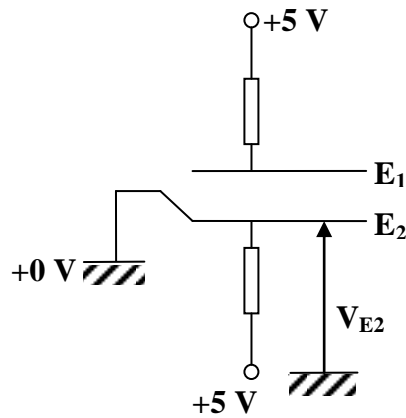
### c. Equation

RS		$Q_n$			
		00	01	11	10
0	0	1	-	0	
1	1	1	-	0	

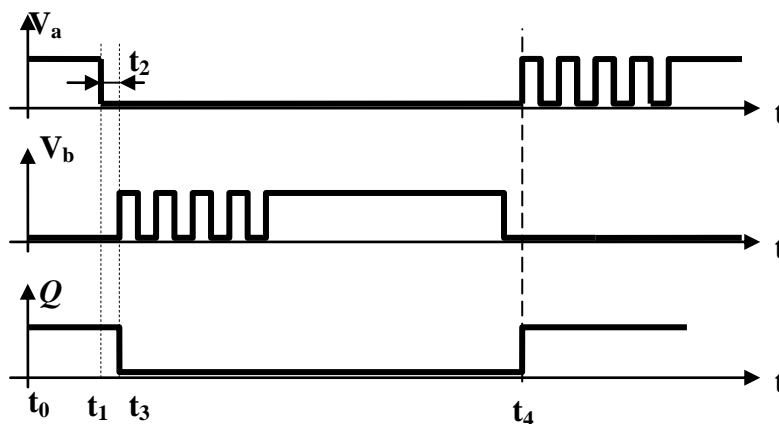
$$Q_{n+1} = \overline{R}Q_n + S$$

### d. Application des bascules RS (Système anti-rebond)

Les bascules RS peuvent servir à des nombreuses applications nécessitant la mémorisation d'un bit (registres....) ; à titre d'exemples on peut décrire son utilisation comme dispositif anti-rebond.



Quand on ouvre ou on ferme un interrupteur, ses contacts rebondissent, provoquant une série d'ouvertures/fermetures très rapprochées avant que la fermeture ou l'ouverture ne soit définitivement établie.



Supposons que nous soyons, au temps  $t_0$ , dans la situation où l'interrupteur  $I$  est en position  $a$  ; soit  $S$  (Set)= $1$  et  $R=0$  donc  $Q=1$ . A l'instant  $t_1$  on actionne l'interrupteur et  $S$  passe alors de l'état  $1$  à l'état  $0$  tandis que  $R$  (Reset) passe de  $0$  à  $1$  donc  $Q=0$ .

A l'instant  $t_2$  le contact rebondit et se situe entre  $a$  et  $b$ , nous passons alors à la situation où  $S=0, R=0$  et donc  $Q_{n+1}=Q_n$  ; c'est la position mémoire de la bascule. A l'instant  $t_3$  le contact est à nouveau en  $b$  et détermine donc  $S=0, R=1$  et donc  $Q=0$  etc...

A l'instant  $t_4$ , on ferme l'interrupteur  $I$ , là aussi les rebonds sur le contact sont sans effet selon les principes déterminés précédemment.

### 3. Bascule D

La bascule  $D$  est à une seule entrée de commande notée  $D$ . la sortie  $Q$  recopiant avec un certain *retard* (Delay) la donnée (Data) d'entrée.

**a. Logigramme**

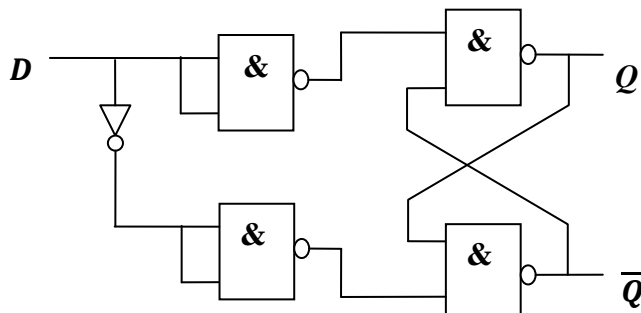


Figure4.a: D à l'aide des portes NAND

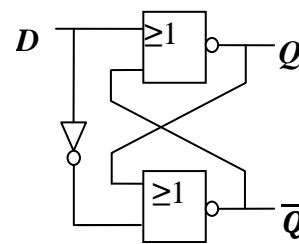
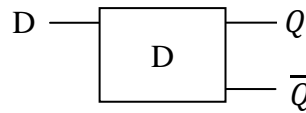
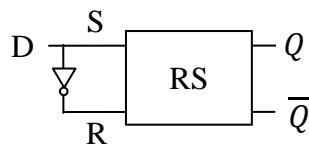


Figure4.b: D à l'aide des portes NOR



**b. Table de vérité**

D	$Q_n$	$Q_{n+1}$	$\overline{Q_{n+1}}$	Description
0	0	0	1	Maintient à 0
0	1	0	1	Déclenchement
1	0	1	0	Enclenchement
1	1	1	0	Maintient à 0

La bascule D élimine la mémorisation et les cas indéterminés de la bascule RS

**c. Equation**

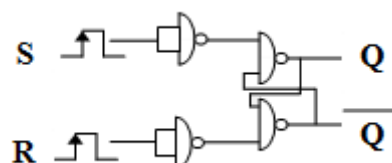
	D	0	1
$Q_n$	0	0	1
1	0	0	1

$Q_{n+1} = D$

**4. Synthèse de marche /Arrée**

**a. Logigramme**

En appliquant des impulsions d'un niveau haut (1) aux bornes des entrées RS, la bascule RS en NON-ET sera représenté par le schéma suivant:



### b. Table de transition de la bascule RS

Transition	R	S	$Q_{n+1}$	Description	Notation
0	0	0	$Q_n$	Mémorisation	$\mu$
1	0	1	1	Enclenchement	$\epsilon$
2	1	0	0	Déclanchement	$\delta$
3	1	1	-	-	-

↳ Remarque : La condition  $S = R = 0$  est équivalente à vouloir mettre la bascule à la fois à 1 et à 0 ; Ce qui provoque des résultats imprévisibles indéterminés. Elle ne doit jamais servir.

### c. Tableau de Karnaugh

	00	01	11	10
0	0	1	-	0
1	1	1	-	0

### d. Marche prioritaire

Equation:  $Q_{n+1} = S + R \cdot Q_n$

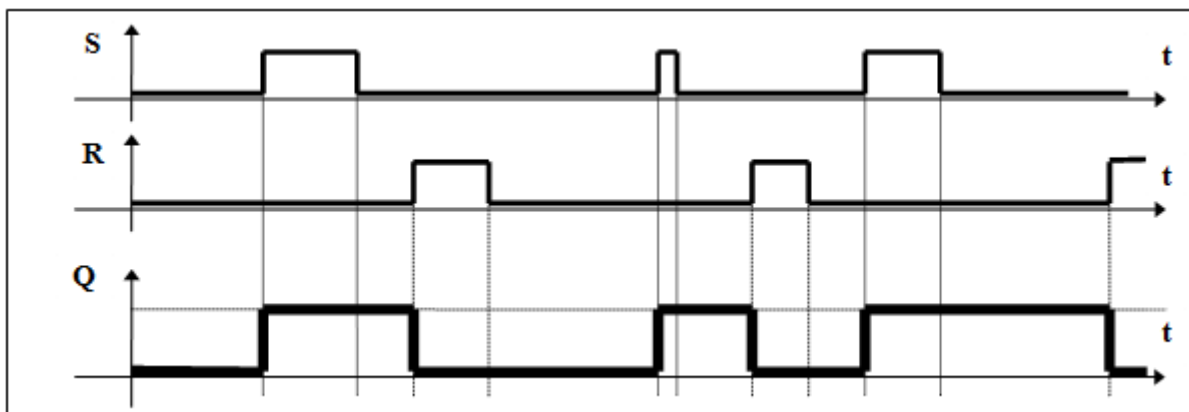
### e. Arrêt prioritaire

Equation:  $Q_{n+1} = R (S + Q_n)$

CI contenant des bascules SR: Le CI74LS279 est un bistable SR quadruple.

- ❖ CI contenant des bascules D LATCH: CI74LS75 est un bistable D LATCH quadruple.
- ❖ CI contenant des bascules D: CI74AHC74 contient deux bascules D à front montant et sont munies d'entrées asynchrones de niveau valide bas.
- ❖ CI contenant des bascules JK: CI74AHC112 contient deux bascules JK à front descendant munies d'entrées asynchrones de niveau valide bas.
- ❖ Application

Deux formes d'onde sont appliquées aux entrées RS d'une bascule en NON-ET. Soit au départ  $Q_n = 0$ . Trouver la forme d'onde de la sortie  $Q_{n+1}$ .



## 5. Bascules Synchrones

### a. Présentation

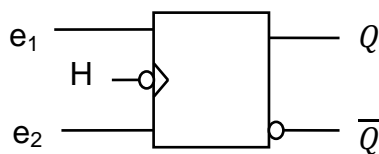
La bascule RS ne permet pas de contrôler les instants de commutation des sorties Q et  $\bar{Q}$ . Cela peut être un inconvénient dans le cas d'une cascade de bascule où certaines informations risquent d'être perdues à cause des temps de propagations et des temps de montée des signaux. Au contraire une bascule synchrone sera pilotée par un signal externe appelé Horloge et qui lui délivre des impulsions périodiques. On dit qu'il y a synchronisation des basculements sur les impulsions d'horloge.

$\overline{\text{H}}$ : horloge agissant pendant toute la durée du niveau haut.

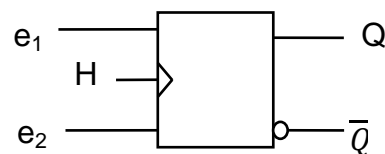
$\text{H}$ : horloge agissant pendant toute la durée du niveau bas.

$\text{H}$  (avec une barre sur le triangle) : horloge agissant pendant toute le front descendant.

$\overline{\text{H}}$  (avec une barre sur le triangle) : horloge agissant pendant toute le front montant.



Bascule déclenchée au front descendant



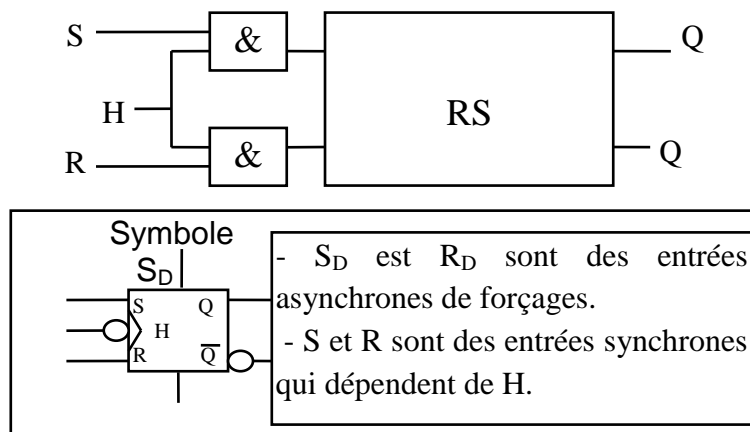
Bascule déclenchée au front montant

## IV. Bascules synchrones

### 1. Bascules RS synchrones (RSH)

La bascule RS synchrone possède deux entrées de données [ S (set) et R (reset) ] et une entrée H de synchronisation .

L'état de sortie est déterminée par les entrées et n'apparaît qu'au moment où se produit la transition dans le signal d'horloge " H "



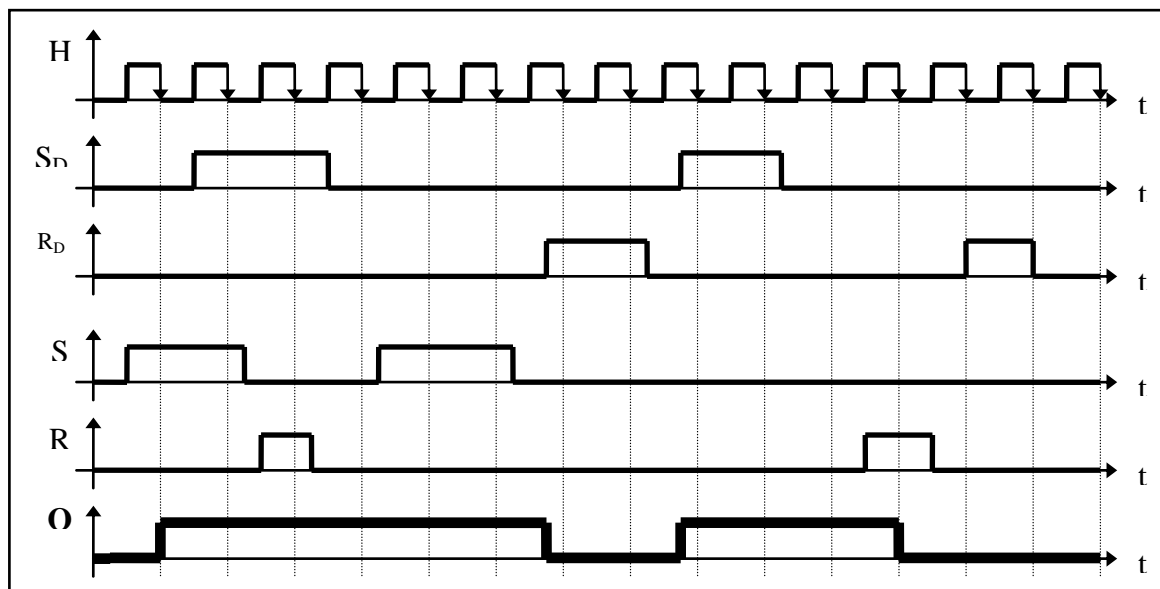


❖ Table de vérité

Fonctionnement	S <sub>D</sub>	R <sub>D</sub>	H	R	S	Q <sub>n+1</sub>	Remarques
Synchrone	0	0	0	x	x	Q <sub>n</sub>	Mémorisation
	0	0	↓	0	0	Q <sub>n</sub>	Mémorisation
	0	0	↓	0	1	1	Mise à 1
	0	0	↓	1	0	0	Mise à 0
	0	0	↓	1	1	-	Ne pas employer
Asynchrone	1	0	x	x	x	1	Forçage à 1
	0	1	x	x	x	0	Forçage à 0
	1	1	x	x	x	-	Etat instable

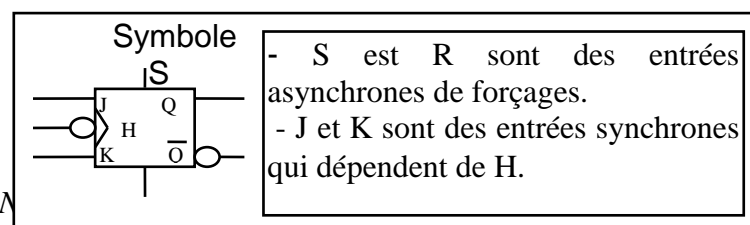
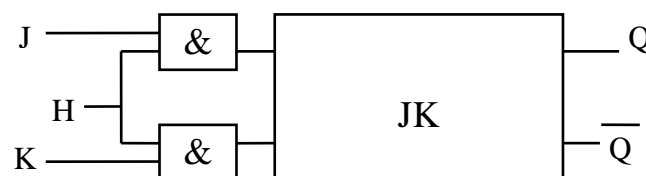
Table de vérité simplifiée

RS	Q <sub>n+1</sub>
0 0	Q <sub>n</sub>
0 1	1
1 0	0
1 1	-



## 2. Bascules JK synchrones

La bascule JK synchrone possède deux entrées J et K [J(Jump, saut à un) et K (Kill, mise à 0)] et une entrée H de synchronisation. J et K commande l'état de la bascule. Contrairement à la bascule précédente, la condition  $J = K = 1$  ne donne pas lieu à une condition indéterminée : mais par contre la bascule passe toujours à l'état opposé à l'arrivée du front du signal d'horloge H : c'est le mode de basculement.



❖ Table de vérité

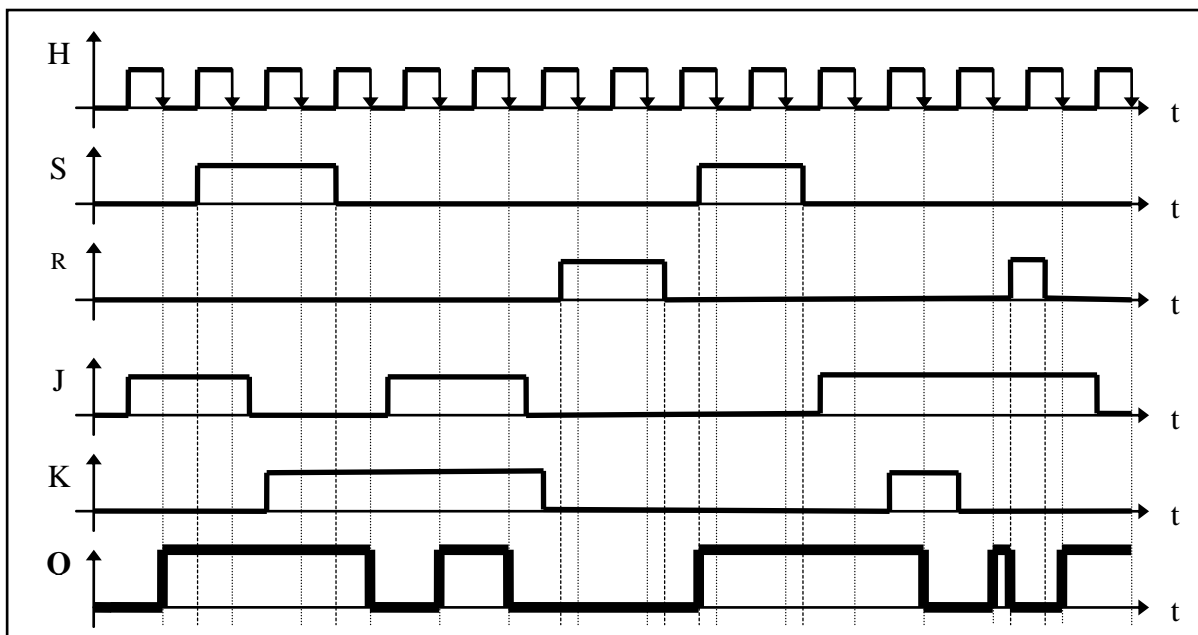
Fonctionnement	S	R	H	K	J	$Q_{n+1}$	Remarques
Synchrone	0	0	0	x	x	$Q_n$	Mémorisation
	0	0	↓	0	0	$Q_n$	Mémorisation
	0	0	↓	0	1	1	Mise à 1
	0	0	↓	1	0	0	Mise à 0
	0	0	↓	1	1	$Q_n$	Ne pas employer
Asynchrone	1	0	x	x	x	1	Forçage à 1
	0	1	x	x	x	0	Forçage à 0
	1	1	x	x	x	-	Etat instable

❖ Table de vérité simplifiée      Table des transitions

JK \ $Q_{n+1}$	$Q_n$
00	$Q_n$
10	1
01	0
11	$\overline{Q_n}$

J	K	$Q_n$	$Q_{n+1}$
0	$\phi$	0	0
1	$\phi$	0	1
$\phi$	1	1	0
$\phi$	0	1	1

❖ Application



❖ Tableau de Karnaugh

JK \ Q	00	01	11	10
0	0	0	1	1
1	1	0	0	1

Equation de  $Q_{n+1}$  en fonction de J,K et  $Q_n$   

$$Q_{n+1} = J\overline{Q_n} + KQ_n$$

### 3. Bascule D synchrone :

La bascule D synchrone est déclenchée par le signal d'horloge H. L'unique entrée D (Data) détermine l'état de la bascule. La sortie Q prend la même valeur que celle présente à l'entrée D quand le signal d'horloge effectue une transition. On trouve dans le commerce deux types de bascule D :

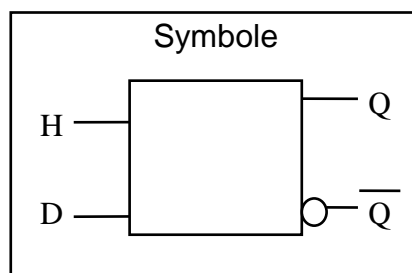
- Une bascule à verrouillage (LATCH ; Commande par niveau logique).
- Une bascule à commande part front ( Edgetriggered ).

#### a. Bascule D LATCH

Cette bascule présente deux entrées H et D. Le fonctionnement de cette bascule est le suivant:

- Si  $H = 0 \Rightarrow Q_{n+1} = 0$ .
- Si  $H = 1 \Rightarrow Q_{n+1} = D$

Cette bascule ne fonctionne pas par front mais elle fonctionne selon le niveau logique de H.



#### b. Bascule D à commande par front

❖ Table de vérité

Fonctionnement	H	D	$Q_{n+1}$	Remarque
	0	$X_n$	$Q_n$	Mémorisation
Synchrone	↑	0	0	Mise à 0
	↑	1	1	Mise à 1

Table de vérité simplifiée

D \ $Q_{n+1}$	0	1
0	0	
1		1

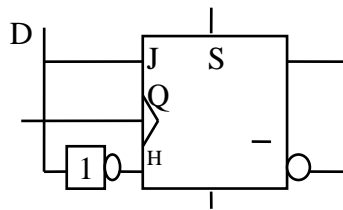
Table de transition

D	$Q_n$	$Q_{n+1}$
0	0	0
1	0	1
0	1	0
1	1	1

Tableau de Karnaugh

D \ $Q_n$	0	1
0	<b>0</b>	<b>1</b>
1	<b>0</b>	<b>1</b>

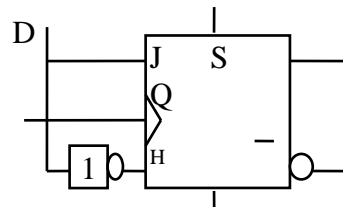
❖ Application

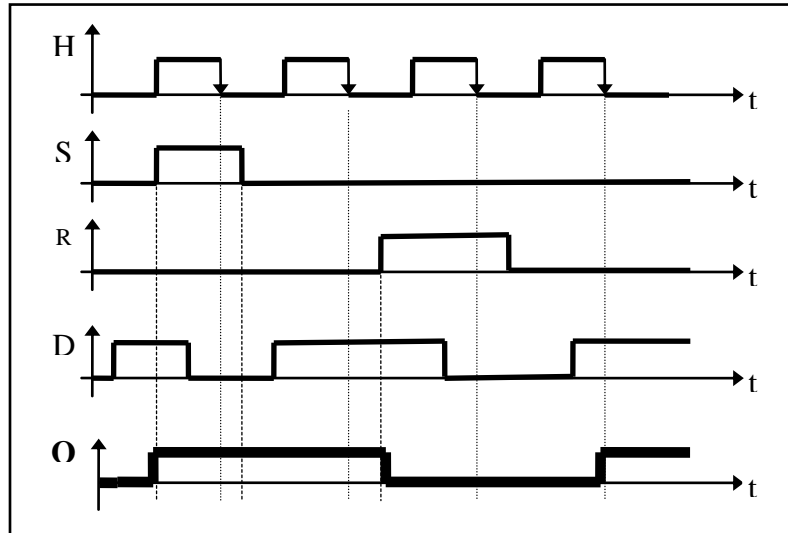


N.B. : On peut réaliser une bascule D synchrone à partir des bascules JK ou RS en ajoutant un inverseur sur les entrées K ou R

Equation:

$$Q_{n+1} = D$$





#### 4. Bascule T synchrone

La bascule T synchrone est déclenchée par le signal d'horloge H. L'unique entrée T (Trigger) commande l'état de la bascule. La sortie Q change d'état chaque fois que l'entrée T passe à l'état logique 1 et conserve son état le reste du temps.

❖ Symbole

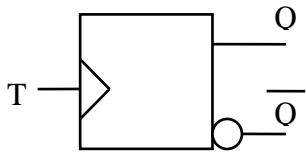


Table de vérité

T	$Q_{n+1}$
0	$Q_n$
1	$\bar{Q}_n$

Table de transition

T	$Q_n$	$Q_{n+1}$
0	0	0
1	0	1
0	1	1
1	1	0

❖ Tableau de Karnaugh

T \ Q	0	1
0	0	1
1	1	0

Equation:

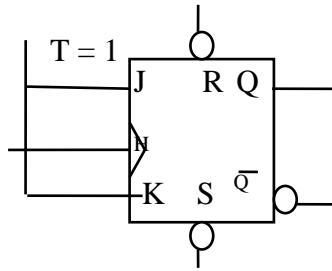
$$Q_{n+1} = T \bar{Q}_n + \bar{T} Q_n$$

$$Q_{n+1} = T \oplus Q_n$$

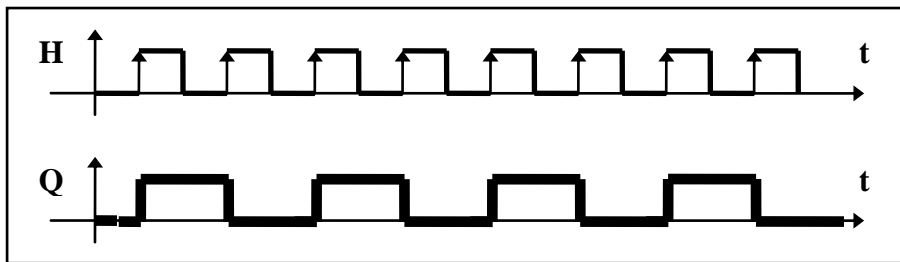
↳ N.B. : On peut réaliser une bascule T synchrone à partir de bascules JK.

Les entrées J et K doivent être au niveau logique 1.

On dit que la bascule JK est une bascule universelle.



❖ Application



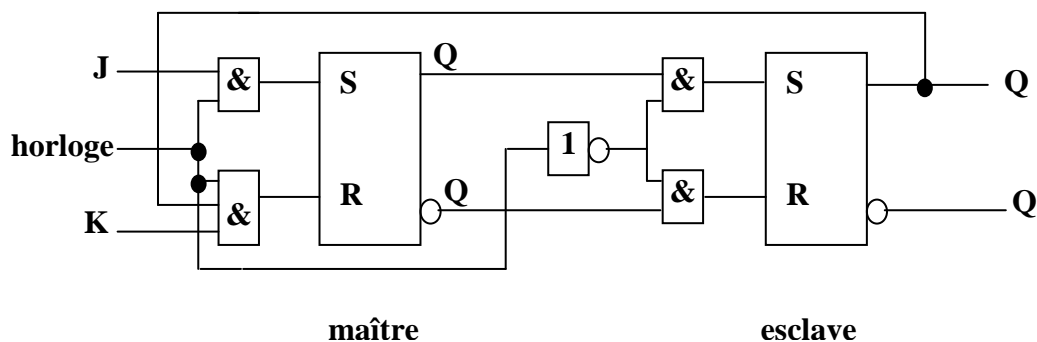
La bascule T réalise la division par 2 de la fréquence.

❖ Exercice:

Réaliser une bascule T à partir d'une bascule D.

## 5. Les bascules maître- esclave

Une autre classe de bascules est celle des composants maître-esclave. Bien qu'on le retrouve encore dans plusieurs équipements existants, ce type de bascule fait progressivement place aux composants à déclenchement par front positif ou négatifs. Dans ces bascules, les données sont entrées lors du front avant du signal d'horloge, mais la sortie ne reflète l'état d'entrée que lors du front arrière. Par conséquent, la bascule maître-esclave ne permet pas le changement des données lorsque le signal d'horloge est à l'état valide.



❖ Table de vérité:

Entrées			Sorties		Observations
J	K	H	Q	Q	
0	0		Q	Q	Aucun changement
0	1		0	1	Etat 0
1	0		1	0	Etat 1
1	1		Q	Q	Basculement

H = impulsion du signal d'horloge.

Q = niveau de sortie avant l'impulsion du signal d'horloge.

❖ Symbole logique de la bascule maître-esclave déclenchée par impulsion.

