

CHAPITRE IV : LES REGISTRES

I. Présentation

- Un registre est constitué d'une association en série de bascules synchrones. L'horloge attaque toutes les bascules en même temps donc c'est un compteur synchrone
- L'existence d'un signal de contrôle chargement **L** (LOAD) permet d'inhiber ou pas le chargement de l'information: à la montée du signal d'horloge, si **L=1**, les signaux d'entrée sont stockés dans le registre
- Chaque bit d'un registre possède la structure suivante:

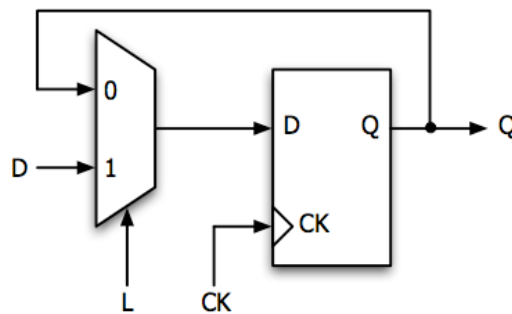


Figure 1 : structure d'un registre à 1 bit

Plusieurs combinaisons possibles d'entrée et de sortie sont possibles :

Série /série : registre à décalage ;

série/parallèle : conversion série/parallèle de données ;

Parallèle /série : conversion parallèle/série de données ;

Parallèle / parallèle: mémorisation.

Applications :

- Conversion série-parallèle d'une information numérique ;
- Opérations de multiplications et divisions par deux ;
- Ligne à retard numérique ;
- Mémoires à accès séquentiel

II. Registre de mémorisation

Un registre permet la mémorisation de n bits. Il est donc constitué de n bascules, mémorisant chacune un bit. L'information est emmagasinée sur un signal de commande et ensuite conservée et disponible en lecture.

La figure suivante donne un exemple de registre 4 bits réalisé avec quatre bascules D. En synchronisme avec le signal d'écriture W le registre mémorise les données présentes sur les entrées E_0 , E_1 , E_2 et E_3 . Elles sont conservées jusqu'au prochain signal de commande W. Dans cet exemple les états mémorisés peuvent être lus sur les sorties Q_0 , Q_1 , Q_2 et Q_3 en coïncidence avec un signal de validation R. Lorsque ces sorties sont connectées à un bus, les portes ET en coïncidence avec ce signal de lecture sont remplacées par des portes à trois états.

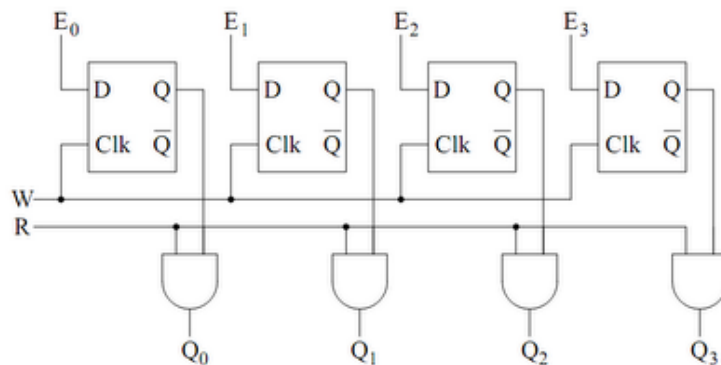


Figure 2 : Registre 4 bits réalisé avec quatre bascules D

III. Registre à décalage

Dans un registre à décalage les bascules sont interconnectées de façon à ce que l'état logique de la bascule de rang i puisse être transmis à la bascule de rang $i+1$ (ou $i-1$) quand un signal d'horloge est appliqué à l'ensemble des bascules. L'information peut être chargée de deux manières dans ce type de registre.

- **Entrée parallèle** : comme dans le cas d'un registre de mémorisation. En général une porte d'inhibition est nécessaire pour éviter tout risque de décalage pendant le chargement parallèle.
- **Entrée série** : l'information est présentée séquentiellement bit après bit à l'entrée de la première bascule. A chaque signal d'horloge un nouveau bit est introduit pendant que ceux déjà mémorisés sont décalés d'un niveau dans le registre.

La figure suivante schématise le chargement d'un registre 4 bits en quatre coups d'horloge:

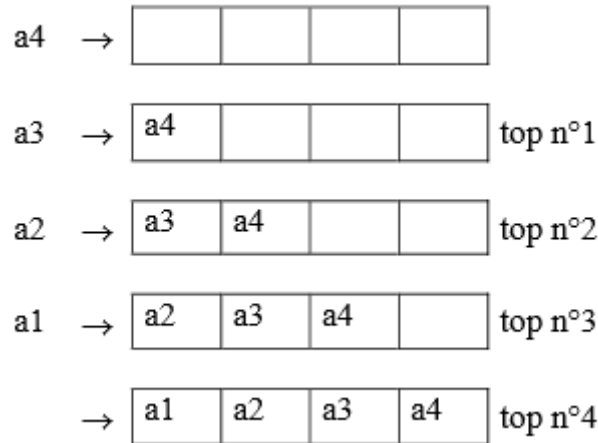


Figure3: Chargement d'un registre de 4 bits

De même l'information peut être lue en série ou en parallèle. D'autre part, certains registres peuvent être capables de décaler à gauche et à droite. Un registre à décalage universel serait donc constitué des entrées, des sorties et des commandes suivantes :

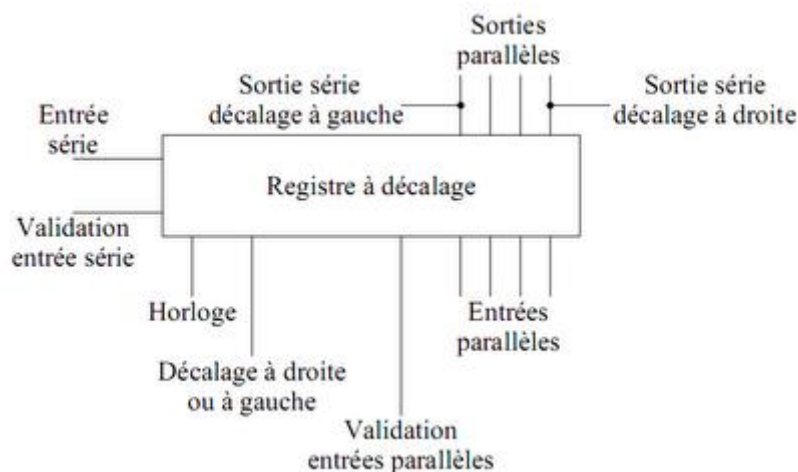


Figure4 :Structure de registre à décalage

Généralement on utilise des bascules du type maître-esclave D ou RS.

1. Entrée série - Sortie parallèle

La figure suivante donne un exemple de registre de 4 bits à entrée série et sortie parallèle réalisé avec des bascules D.

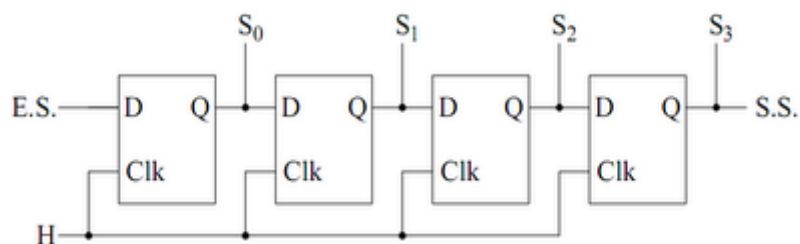


Figure5 :registre de 4 bits à entrée série et sortie parallèle avec des bascule D

Ce type de registre permet de transformer un codage temporel (succession des bits dans le temps) en un codage spatial (information stockée en mémoire statique).

La sortie série peut également être utilisée. L'intérêt d'utilisation d'un registre à décalage en chargement et lecture série réside dans la possibilité d'avoir des fréquences d'horloge différentes au chargement et à la lecture. Le registre constitue alors un tampon.

2. Entrée parallèle - sortie série

La ci-dessous présente un exemple de registre à décalage à entrée parallèle ou série et sortie série. Si $X = 1$ l'entrée parallèle est inhibée et l'entrée série est validée. Si $X = 0$ l'entrée série est bloquée par contre le chargement par l'entrée parallèle est autorisé.

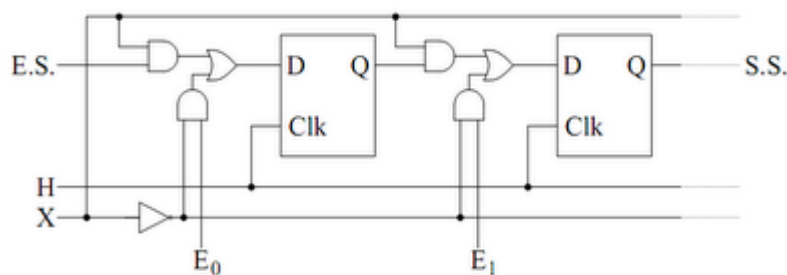


Figure6 :registre à décalage à entrée parallèle ou série et sortie série

Un registre à décalage à entrée parallèle et sortie série transforme un codage spatial en codage temporel.

3. Entrée parallèle - Sortie parallèle

La figure suivante présente un exemple de registre à décalage avec entrées série et parallèle et sorties série et parallèle réalisé avec des bascules de type D.

La commande permet de sélectionner le mode de chargement et d'inhiber le signal d'horloge en cas de chargement parallèle. Si $X = 0$ nous avons $Pr = Cr = 1$, ce qui garantit le fonctionnement normal des bascules. Si $X = 1$ alors selon l'état de chacune des entrées nous avons :

$$\begin{aligned}
 E_i=1 &\Rightarrow (Pr=0, Cr=1) \Rightarrow Q_i=1 \\
 &\Rightarrow Q_i=E_i \\
 E_i=0 &\Rightarrow (Pr=1, Cr=0) \Rightarrow Q_i=0
 \end{aligned}$$

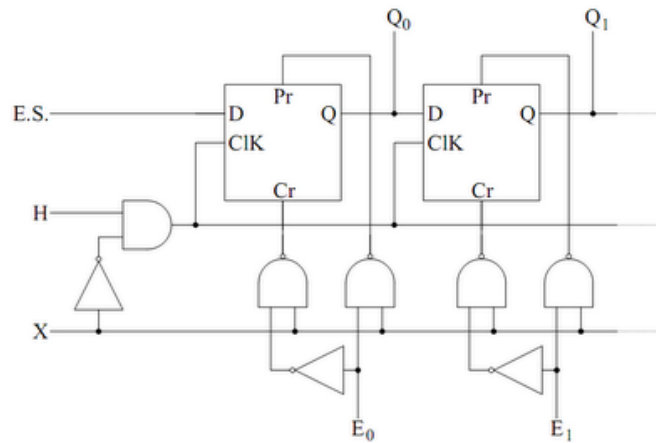


Figure7 : Registre à décalage avec entrées série et parallèle et sorties série

4. Registre à décalage à droite et à gauche

La figure ci-dessous présente un exemple de registre à décalage universel de 4 bits. Les diverses possibilités sont sélectionnées par les lignes commande S_0 et S_1 . Considérons la ligne transportant le signal d'horloge aux bascules, elle est gouvernée par l'expression logique:

$$Clk = \overline{\overline{H + S_0 \cdot S_1}} = H \cdot (S_0 + S_1)$$

Le signal d'horloge sera donc inhibé si $S_0 = S_1 = 0$.

Pour sélectionner le chargement parallèle (entrées A, B, C et D) il faut :

$$\overline{\overline{S_0 + S_1}} = S_0 \cdot S_1 = 1$$

C'est-à-dire $S_0 = S_1 = 1$. Le chargement se fera sur un signal d'horloge. Pour sélectionner le décalage à droite (entrée E_1 , sortie Q_D) il nous faut $S_0 = 1$ et $S_1 = 0$ et pour le décalage à gauche (entrée E_0 , sortie Q_A) $S_0 = 0$ et $S_1 = 1$. Ce qui est résumé dans le tableau de fonctionnement.

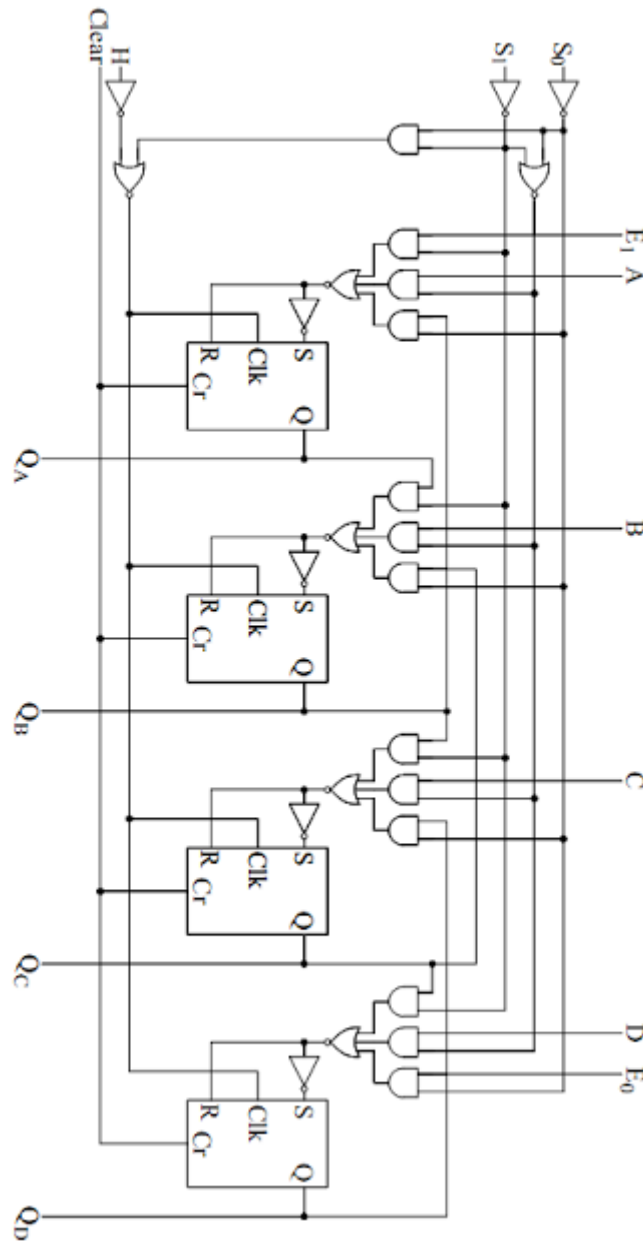


Figure8: Registre à décalage à droite et à gauche

Table de fonctionnement

S ₀	S ₁	Fonction
0	0	Registre bloqué
0	1	Décalage à gauche
1	0	Décalage à droite
1	1	Chargement parallèle

Un registre à décalage à droite et à gauche permet d'effectuer des multiplications et des divisions entières par des puissances de 2. En effet une multiplication par 2 est équivalente à un décalage vers la gauche et une division par 2 à un décalage vers la droite. Une

multiplication par 2^n sera obtenue par n décalages à gauche et une division par 2^n par n décalages à droit.